

## ⑫ 公開特許公報(A)

昭63-9807

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)1月16日

G 01 B 15/02  
G 01 N 23/22B-8304-2F  
2122-2G

審査請求 未請求 発明の数 2 (全5頁)

⑮ 発明の名称 膜厚測定方法およびその装置

⑯ 特 願 昭61-154392

⑰ 出 願 昭61(1986)6月30日

⑱ 発 明 者 本 田 俊 之 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 1. 発明の名称

膜厚測定方法およびその装置

## 2. 特許請求の範囲

(1) 基板上の薄膜に電子ビームを照射して基板内および薄膜内から放出される二次電子を捕集し、捕集された二次電子量と薄膜の厚さとの相関関係から基板上の薄膜の厚さを測定する膜厚測定方法。

(2) 基板上の薄膜に電子ビームを照射する電子ビーム照射装置と、基板内および薄膜内から放出される二次電子を捕集する二次電子検出器と、前記検出器からの信号を処理して薄膜の厚さを求める信号処理装置とを有することを特徴とする薄膜の膜厚測定装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は基板上に形成された微細な薄膜領域の厚さを測定する方法およびその装置に関するものである。

〔従来の技術〕

従来、基板上に形成された薄膜の厚さを測定する場合、多重反射干渉法や偏光分光法が一般に広く用いられている。多重反射干渉法は単色光を薄膜に当て、単色光の繰返し反射干渉を利用して干渉縞を作り、干渉縞のずれから厚さを決定する方法である。また、偏光分光法では偏光を薄膜に当て、反射光の偏光の状態を観測することにより厚さを決定する方法である。

〔発明が解決しようとする問題点〕

しかしながら、薄膜の光学的性質を利用する従来の膜厚測定装置では薄膜に照射する光線の径が数十 $\mu$ mから数百 $\mu$ mと大きいので、被測定薄膜の領域が入射光線の径より小さい場合には、膜厚測定が不可能であった。

本発明の目的は従来の光学的手法では測定できなかった微細な薄膜領域の厚さを測定しうる方法およびその装置を提供することにある。

〔問題点を解決するための手段〕

本発明は基板上の薄膜に電子ビームを照射して基板内および薄膜内から放出される二次電子を捕

集し、捕集された二次電子量と薄膜の厚さとの相関関係から基板上的薄膜の厚さを測定することを特徴とする。

また本発明の膜厚測定装置は、基板上的薄膜に電子ビームを照射する電子ビーム照射装置と、基板内および薄膜内から放出される二次電子を捕集する二次電子検出器と、前記検出器からの信号を処理して薄膜の厚さを求める信号処理装置とを有することを特徴とする。

#### 〔作用〕

第2図(a)~(c)および第3図は本発明による膜厚測定の原理を示すものである。第2図(a),(b),(c)では基板60上に形成された厚さの異なる薄膜50に電子ビーム70を照射した場合に、外部へ放出される二次電子の発生領域をそれぞれ示す。図中 $t_1, t_2, t_3$ は薄膜の厚さを示し、 $t_1 < t_2 < t_3$ である。第2図(a)では基板60上に薄膜50が存在しないので(薄膜の厚さ $t_1=0$ )、電子ビーム70が照射されると、基板60内の領域61で発生した二次電子が外部へ放出されて、二次電子量 $I_1$ として捕集される。第2図

(b)では、基板60上に薄膜50が存在するが、その厚さ $t_2$ が十分大きくないので、電子ビーム70が照射されると、薄膜50内の領域51および基板60内の領域61の両方で発生した二次電子が外部へ放出されて二次電子量 $I_2$ として捕集される。第3図(c)では基板60上の薄膜50の厚さ $t_3$ が十分大きいので、電子ビーム70が照射されると、基板60内で発生した二次電子は薄膜50内で消滅して外部へは放出されず、薄膜内の領域51で発生した二次電子のみが外部へ放出されて二次電子量 $I_3$ として捕集される。ここで、薄膜材料の二次電子発生効率が基板材料の二次電子発生効率よりも大きい場合について考える。外部へ放出される二次電子の発生領域のうち、薄膜材料の占める領域51が基板材料の占める領域61に比べて大きくなる程、捕集される二次電子量は大きくなる。したがって、薄膜の厚さ $t_1 < t_2 < t_3$ に対して二次電子量は $I_1 < I_2 < I_3$ となる。一方、薄膜の厚さが外部へ放出される二次電子の最大の深さ(これを $R_0$ とおく)よりも厚くすると、捕集される二次電子量はある一定の値で飽和する。

第3図は捕集された二次電子量と薄膜の厚さとの相関関係を示したものであり、上述の説明に対応した関係になっている。第3図から薄膜の厚さが二次電子の最大脱出深さ $R_0$ よりも薄いものに対しては、捕集された二次電子量から逆に薄膜の厚さを求めることが可能である。

本発明による電子ビームを用いた薄膜測定装置において、測定可能な薄膜領域の幅は、入射する電子ビームの径と外部へ放出される二次電子の薄膜内における横方向への広がりによって制限される数十μmから数百μm程度までを含む。

#### 〔実施例〕

以下に本発明の実施例を図によって説明する。

第1図は本発明の構成を示す全体構成図である。図において、走査電子顕微鏡10の電子銃20から電子ビーム70が発し、基板60上の薄膜50を照射する。電子ビーム70を偏向器30によって薄膜50上で走査する。薄膜50上の各照射点からの二次電子80を検出器40で捕集して得られた信号を増幅器100で増幅した後、A/D変換器110へ送る。走査回路90は偏

向器30への駆動信号と、A/D変換器110への信号取込み制御信号とを同期させてそれぞれへ送る。A/D変換器110では増幅器100からの二次電子信号を走査回路90からの信号取込み制御信号に基づきA/D変換を行う。A/D変換した信号をメモリー120内に蓄積した後、CPU130からアクセスして、膜厚測定用ルーチンにより解析する。

本発明による膜厚測定装置を用いて、シリコン基板上の薄いシリコン酸化膜パターンの膜厚測定を実施した例を以下に示す。第4図(b)はシリコン基板62上に形成された幅0.5μm、長さ5μm程度のシリコン酸化膜52のパターンに走査線71に沿って電子ビーム70を照射している概略図を示す。一般にシリコン酸化膜のような絶縁物に電子ビームを照射すると絶縁物内に電子が蓄積する。このとき蓄積した電子と、入射してくる電子が相互作用するので、絶縁物からの二次電子発生率が変化し、膜厚測定において誤差を生じる。ここでは、入射してくる電子と、放出する二次電子の電荷バランスをとるために、電子ビームの加速電圧を0.8kVに

選び、電流を5 pAに抑えた。これにより、シリコン酸化膜52への電子の蓄積を防げた。第4図(a)は第4図(b)の各照射位置において捕集された二次電子の量を示す。シリコン酸化膜52の二次電子発生効率はシリコン基板62の二次電子発生効率よりも大きいので、シリコン酸化膜52上を照射したときの二次電子量が大きくなっている。この二次電子信号波形から、実際のシリコン酸化膜52の厚さHを求めるために、シリコン酸化膜52の膜厚に対する二次電子量の校正曲線があらかじめ準備されている。この校正曲線は以下のようにして求められる。まずシリコン基板上に比較的広い面積でしかも膜厚の異なるシリコン酸化膜を形成する。各薄膜の膜厚は従来の多重反射干渉計あるいは偏光分光計を用いて測定しておく。次に各薄膜に本発明による膜厚測定装置内で電子ビームを照射して、各膜厚に対して捕集される二次電子量を校正表として計算機内に記憶しておく。第5図はこのようにして求めたシリコン基板上のシリコン酸化膜厚に対する二次電子量を示したものである。図中の

二次電子量はシリコン酸化膜厚の増加に伴って増加し、ある一定の値で飽和するので、その値で規格化している。この校正曲線を用いて、前述の幅0.5  $\mu$ m、長さ5  $\mu$ m程度のシリコン酸化膜パターンは、膜厚50 Åであることがわかった。以上、シリコン酸化膜の膜厚測定に関して記述したが、これ以外にも第4図(a)に示すような二次電子信号波形に適切な閾値レベルを設定すればシリコン酸化膜パターンの幅Wを求めることも可能である。

本測定方法および装置はシリコン基板上のシリコン酸化膜厚の測定に限られず、二次電子発生効率が互いに異なる基板材料および薄膜材料の組み合わせであれば、基板上の薄膜に関して膜厚測定が可能である。

#### 〔発明の効果〕

以上のように本発明によれば横方向で少なくとも0.1  $\mu$ m以下の微細領域の薄膜の膜厚測定を行うことができる効果を有するものである。

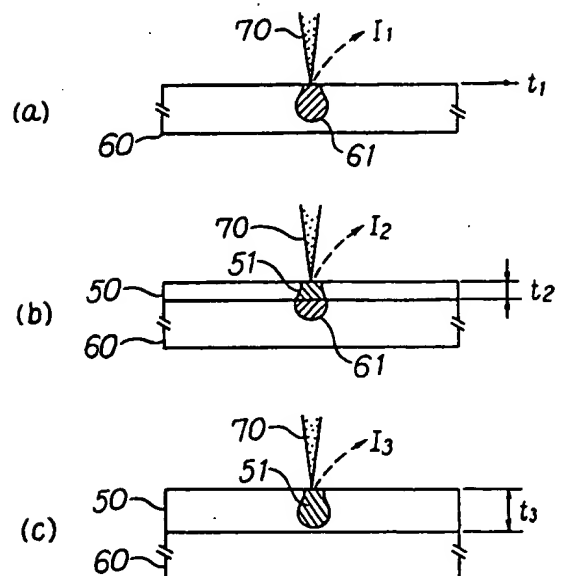
#### 4. 図面の簡単な説明

第1図は本発明の全体構成図、第2図(a)～(c)は

本発明による膜厚測定の原理図、第3図は基板上の薄膜の膜厚に対する二次電子量を示した概略図、第4図は本発明による膜厚測定装置を用いてシリコン基板上のシリコン酸化膜厚を求めた実施例を示す概略図、第5図はシリコン基板上のシリコン酸化膜に対する二次電子量の校正曲線図である。10は走査電子顕微鏡の鏡体、20は電子銃、30は偏光器、40は検出器、50は薄膜、60は基板、70は電子ビーム、80は二次電子、90は走査回路、100は増幅器、110はA/D変換器、120はメモリー、130はCPU、51は薄膜内の二次電子放出領域、61は基板内の二次電子放出領域、52はシリコン酸化膜、62はシリコン基板、71は走査線をそれぞれ示す。

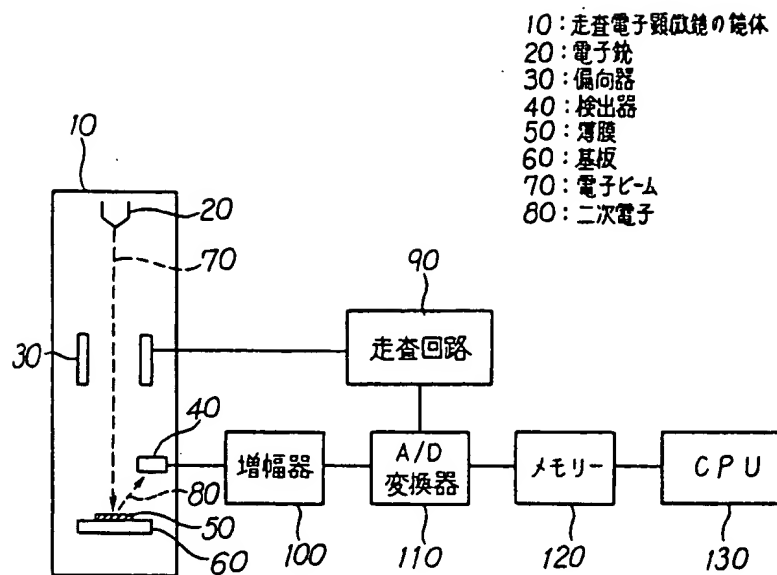
特許出願人 日本電気株式会社

代理人 弁理士 内 原 晋

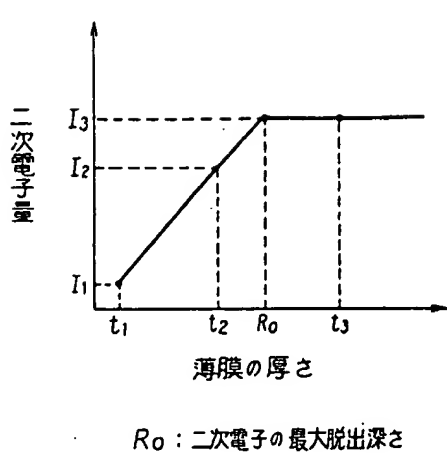


$t_1, t_2, t_3$ ; 薄膜の厚さ  
 $I_1, I_2, I_3$ ; 二次電子量

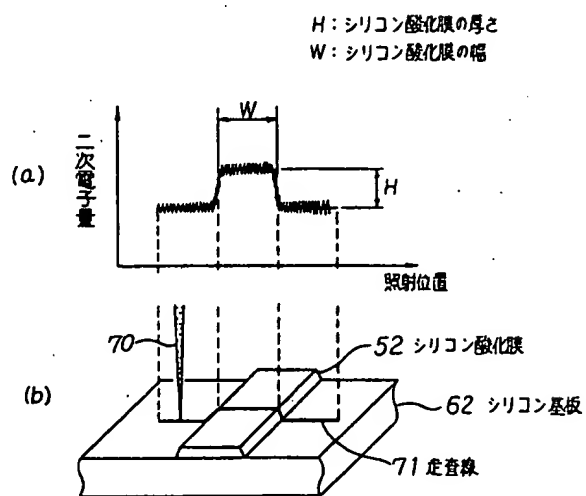
第2図



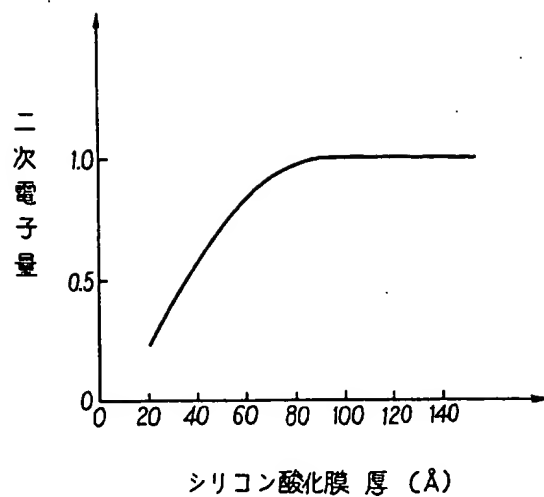
第 1 図



第 3 図



第 4 図



第 5 図